

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-172221

(43) 公開日 平成9年(1997)6月30日

| (51) Int.Cl. <sup>6</sup> | 識別記号 | 庁内整理番号 | F I          | 技術表示箇所 |
|---------------------------|------|--------|--------------|--------|
| H 0 1 S 3/18              |      |        | H 0 1 S 3/18 |        |
| G 0 2 B 6/42              |      |        | G 0 2 B 6/42 |        |

審査請求 未請求 請求項の数3 O L (全7頁)

(21) 出願番号 特願平7-329102

(22) 出願日 平成7年(1995)12月18日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 峯尾 尚之

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(72) 発明者 古川 量三

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

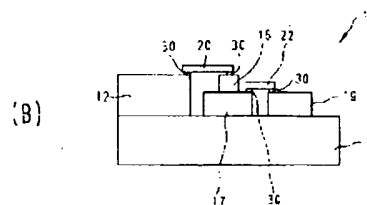
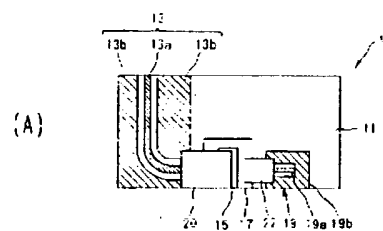
(74) 代理人 弁理士 大垣 孝

(54) 【発明の名称】 光半導体素子の実装構造

(57) 【要約】

【課題】 高周波信号入力時にも、信号波形が劣化する等のおそれなく、素子の安定した動作を可能にする、光半導体素子の実装構造。

【解決手段】 基台11上に、第1伝送線路13が形成してある伝送基板12と、光半導体素子15と、これら伝送基板11および光半導体素子15を電気的に接続する接続手段とを具えた光半導体素子の実装構造において、この接続手段を、インピーダンス整合された第2伝送線路21が形成してあるフレキシブル基板20とする。



10 : 光半導体素子の実装構造  
11 : 伝送基板  
12 : 第1伝送線路  
13 : 第1信号ライン  
13a : 第1伝送線路  
13b : 接地導体層  
15 : ノープダイオード (光半導体素子)  
17 : コアシンク  
19 : 接地抵抗層  
19a : 接地導体層  
19b : 接地導体層  
20 : (第1の) フレキシブル基板  
21 : (第2の) フレキシブル基板  
22 : バンプ  
30 : 基台  
31 : 第1伝送線路  
32 : 接地導体層  
33 : 終端抵抗層  
34 : 接地導体層  
35 : バンプ

実装の形態

## 【特許請求の範囲】

【請求項1】 基台上に、第1伝送線路が形成してある伝送基板と、光半導体素子と、これら伝送基板および光半導体素子を電氣的に接続する接続手段とを具えた光半導体素子の実装構造において、

前記接続手段を、インピーダンス整合された第2伝送線路が形成してあるフレキシブル基板としたことを特徴とする光半導体素子の実装構造。

【請求項2】 請求項1に記載の光半導体素子の実装構造において、前記フレキシブル基板は、前記第2伝送線路が形成されている面と同一面に接地導体層を具え、前記伝送基板は、前記第1伝送線路が形成されている面と同一面に接地導体層を具えていることを特徴とする光半導体素子の実装構造。

【請求項3】 請求項1または2に記載の光半導体素子の実装構造において、

前記光半導体素子と前記基台との間に設けたヒートシンクと、

該ヒートシンクに隣接した前記基台上に設けた終端抵抗器と、

前記光半導体素子および終端抵抗器を電氣的に接続する、インピーダンス整合された第3伝送線路が形成してある第2のフレキシブル基板とをさらに具えたことを特徴とする光半導体素子の実装構造。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、光半導体素子の実装構造に関する。

【0002】

【従来の技術】高速応答特性に優れた光半導体素子の実装構造の一例として、特開平4-349686号公報

(以下、公報)に開示されているものがある。この公報に開示の実装構造(チップキャリア)は、光半導体素子を設置する基台と、この基台上に載置されるフレキシブル基板と、光半導体素子とフレキシブル基板とを電氣的に接続する手段とを、基本的に具えたものである。このフレキシブル基板はポリイミド絶縁層と、この絶縁層の両面に形成された金属導体層とからなり、これらでインピーダンス整合された伝送線路を形成している。このように、外部回路との接続用の端子が形成してある電極パッドの代わり、インピーダンス整合された伝送線路が形成してあるフレキシブル基板を用いることにより、従来、端子やパッドに生じていた寄生インダクタンスや寄生キャパシタンス等の寄生成分が実質的に生じなくなり、高周波応答特性が向上したことが記載されている。また、高い熱抵抗や柔軟性を有することが知られるフレキシブル基板を用いたことにより、外部から光半導体素子に伝わる熱を低減させたり、外部から素子に伝わる応力を吸収したりできるという利点も記載されている。

【0003】

【発明が解決しようとする課題】しかし、上述した公報に開示の光半導体素子の実装構造には、以下に示すような問題点があった。

【0004】通常、このような実装構造においては、外部回路との接続用の伝送線路の特性インピーダンスを設定し、さらに光半導体素子に電氣的に接続された終端抵抗器の抵抗値を入力信号のエネルギーを吸収できるような値に設定して(例えば、この特性インピーダンスの値から光半導体素子が有する抵抗値を差し引いた値に設定して)、回路全体でのインピーダンス整合をとることが知られている。

【0005】しかし、上述の公報に開示の実装構造によれば、①光半導体素子およびフレキシブル基板、②光半導体素子および終端抵抗器、の電氣的接続には金属ワイヤを用いている。このため、この金属ワイヤに生じる寄生インダクタンスによって、十分な高周波特性が得られないという問題点があった。すなわち、数GHz以上の高周波帯域では、金属ワイヤのワイヤ長がそのまま寄生インダクタンスとして回路の動作に影響を及ぼしてしまうため、高周波入力時には、インピーダンス不整合による波形劣化等が起こるおそれがあった。この寄生成分は、音声周波程度の低周波から、ある程度の高周波までは回路の動作にほとんど影響を及ぼさないものの、数GHz以上の高周波に達すると、無視できなくなるほどの影響を及ぼす。すなわち、この寄生成分に起因する不整合反射が起こり、入力信号の波形が劣化し、正確な受信ができなくなる。

【0006】このため、高周波信号入力時にも、信号波形が劣化することなく、安定した動作を可能にする、光半導体素子の実装構造が望まれる。

【0007】

【課題を解決するための手段】このため、この発明の光半導体素子の実装構造によれば、基台上に、第1伝送線路が形成してある伝送基板と、光半導体素子と、これら伝送基板および光半導体素子を電氣的に接続する接続手段とを具えた光半導体素子の実装構造において、この接続手段を、インピーダンス整合された第2伝送線路が形成してあるフレキシブル基板としたことを特徴とする。すなわち、伝送基板と光半導体素子との接続を金属ワイヤではなく、伝送基板および光半導体素子のインピーダンス整合がとれるような所定の値にインピーダンス設定された伝送線路を設けたフレキシブル基板とした。このことにより、電氣的に接続する部分に、実質的に寄生成分が生じない回路を達成できるため、高周波信号入力時にも波形劣化等のおそれがない。

【0008】

【発明の実施の形態】以下、図面を参照して、この発明の実施の形態につき説明をする。各図は発明が理解できる程度に各構成成分の大きさ、形状および位置関係等を概略的に示してあるにすぎず、したがって図示例にのみ

限定されるものではない。また、同じ構成成分には同一の符号を付して示してある。また、平面図において、第1信号ライン13a、接地導体層13b、19b、21b、23b、抵抗体層19aをハッチングで強調して示してあり、また、正面図においてはこれらの成分13a、13b、19a、19b、21b、23bを省略して示してある。

【0009】図1の(A)および(B)は、この発明の実施の形態の光半導体素子の実装構造(以下、単に実装構造ともいう。)10を示す概略的な説明図である。特に図1の(A)は実装構造10の平面図であり、図1の(B)は正面図である。

【0010】この発明は基本的に、基台上に、第1伝送線路が形成してある伝送基板と、光半導体素子と、これら伝送基板および光半導体素子を電気的に接続する接続手段とを具えた光半導体素子の実装構造において適用されるものである。ここでは、金属製の基台11上に、セラミック性の伝送基板12、光半導体素子としてレーザダイオード15、ヒートシンク17、終端抵抗器19を設置した実装構造10とした。伝送基板12上の第1信号ライン13aと、その両側に所定の間隔を隔てて設けられた接地導体層13bとからなるコプレーナラインにより、第1伝送線路13が構成されている。また、ヒートシンク17は伝送基板12に隣接して設けてあり、レーザダイオード15はこのヒートシンク17上に設置してある。ヒートシンク17は、レーザダイオード15の発熱を効率よく基台11に放熱すると同時に、レーザダイオード15と基台11の熱膨張の差を吸収する緩衝部材として働くものである。このヒートシンク17の材料としては、絶縁性を有しつつ熱伝導率が高いSiCやダイヤモンド等が好適である。また、ヒートシンク17に隣接して、インピーダンス整合用の終端抵抗器19が設けてある。

【0011】この発明の光半導体素子の実装構造によれば、伝送基板および光半導体素子を電気的に接続する接続手段を、インピーダンス整合された第2伝送線路21が形成してあるフレキシブル基板20としている。

【0012】図2の(A)は、フレキシブル基板の、伝送線路が設けられている側の面の様子を示す平面図であり、図1に示すフレキシブル基板20および後に述べる第2のフレキシブル基板22の裏面側を同じ図で示したものである。まず、フレキシブル基板20について説明する。このフレキシブル基板20は、後に述べる第2のフレキシブル基板22と区別するために、特に第1のフレキシブル基板(以下、第1基板)20と称する。この図において第1基板20の右側の点線で囲まれた領域はレーザダイオード15と接続される側(接合部①とする。)であり、左側の点線で囲まれた領域は伝送基板12と接続される側(接合部②とする。)とする。また、図2の(B)は図2の(A)の側面図である。

【0013】ここでは、伝送基板12およびレーザダイオード15を電気的に接続する接続手段は、ホリイミド等からなる絶縁性の層20aの上に、メタライズ等により形成された第2信号ライン21aと、第2信号ライン21aの両側に所定の間隔を隔てて設けられた接地導体層21bとで第2伝送線路21を構成する第1基板20とした。ここでは、第1基板20上の接合部①においては、第2信号ライン21a上にのみ、レーザダイオード15の信号入力部(図示せず)と接合させるためのバンフ30が1つ形成されている。また、接合部②においては、第2信号ライン21a上と、その両側の接地導体層21b上に各1つずつ合計3つのバンフ30が形成されている(図2の(A)および(B))。バンフ30は、例えば金(Au)や半田等からなる。この第1基板20の、これら21a、21b、30が設けられている面を下向きにして、伝送基板12上の一端の第1信号ライン13aおよび接地導体層13bに、第1基板20の接合部②を対向させ、また、レーザダイオード15の信号入力部を接合部①と対向させて設置する。そしてその後、好適な加熱処理あるいは圧着によりバンフ30を溶融させて接合部①および②を接合する。このとき、第1信号ライン13aと第2信号ライン21aとが接合部②のバンフ30を介して接続され、また、接地導体層13b、21bのそれぞれがバンフ30のそれぞれを介して接続されている。また、同時に、第2信号ライン21aと、レーザダイオード15の信号入力部とが接合部①のバンフ30を介して接続されている。

【0014】また、ここでは、レーザダイオード15および終端抵抗器19を電気的に接続する手段として、第2のフレキシブル基板(第2基板)22を用いた。第2基板22は、絶縁性の層22a上に設けられた、第3信号ライン23aとこの第3信号ライン23aの両側に所定の間隔を隔てて形成された接地導体層23bとで第3伝送線路23を構成している。また、所定の位置に4つのバンフ30が設けられている(図2の(A)および(B))。図2の(A)において、第2基板22の右側の点線で囲まれた領域はレーザダイオード15と接続される側(接合部③とする。)であり、左側の点線で囲まれた領域は終端抵抗器19と接続される側(接合部④とする。)である。ここでは、接合部③においては第3信号ライン23a上にのみバンフ30が1つ形成されている。また、接合部④においては、第3信号ライン23a上と、その両側の接地導体層23b上に各1つずつ合計3つのバンフ30が形成されている。

【0015】ここで、終端抵抗器19側のヒートシンク17上に、レーザダイオード15から延長して設けられた導体パターンがメタライズ等により形成されてある(図示せず)。

【0016】また、図3は終端抵抗器19上の、電気的接続用のパターンを示す斜視図である。ここでは、終端

抵抗器19の上面の一边を除いて、コの字状に縁どるような形状の接地導体層19bと、コの字の中心に設けた抵抗体19aとからなっている。

【0017】第2基板22の各成分23a、23b、30が設けられている面を向下向きにして、ヒートシンク17上の導体パターン17の端に近い部分と、接合部③とを対向させ、また、終端抵抗器19上の抵抗体層19aおよびその両側の接地導体層19bと接合部④とを対向させて設置する。その後、好適な熱処理、あるいは圧着率によりバンプ30を溶融させて、接合部③および④を接合し図1に示す実装構造10となる。

【0018】次に、フレキシブル基板のインピーダンス設定について説明する。図4は、フレキシブル基板のインピーダンス設定の説明図であり、フレキシブル基板の側面図で示したものである。伝送線路の特性インピーダンスは、フレキシブル基板の絶縁層の誘電率 $\epsilon_r$ 、信号ラインと接地導体層とのギャップ（間隔）G、絶縁性の層の厚みH、信号ラインの厚みt、信号ラインの幅w等の関係で決定されるので、これら $\epsilon_r$ 、G、H、t、wを適当な値にすることにより、所望の特性インピーダンスを有する伝送線路とすることができ、例えば、伝送基板12の特性インピーダンスを50Ωに設定したとき、実装構造10の第1基板20の特性インピーダンスも50Ωに設定する。また、レーザダイオード15が50Ω程度の抵抗を有しているとすれば、終端抵抗器19と第2基板22は45Ωとなるように設定するとよい。

【0019】図5は、実装構造10における等価回路を示す図である。また、図8の(A)～(C)は、電気的接続に金属ワイヤを用いた、従来の実装構造100の平面図(図8の(A))、正面図(図8の(B))、また、このときの等価回路図(図8の(C))である。従来構造100を簡単に説明すると、基台11上にインピーダンス整合された伝送線路を有するフレキシブル基板と、レーザダイオード15を搭載したヒートシンク17と、終端抵抗器19と、フレキシブル基板とレーザダイオード15とを電気的に接続する金属ワイヤと、レーザダイオード15と終端抵抗器19とを電気的に接続する金属ワイヤとからなる。

【0020】図5と図8の(C)に示す、実装構造10と従来構造100の等価回路図を比較すると、従来は金属ワイヤに寄生インダクタンスが生じるが、フレキシブル基板を用いると、寄生成分が実質的に生じない理想伝送線路に設定できることがわかる。

【0021】図6は、実装構造10と、従来構造100においてワイヤ長をそれぞれ0.5mm、1mm、2mmとした試料1、2、3について、周波数応答特性のシミュレーションを行った結果を示すグラフであり、縦軸に相対電流値(単位dB)をとり、横軸に周波数(単位GHz)をとって示してある。ここでは、実装構造10のレーザダイオード15を、抵抗(5Ω)とコンデン

サ(5pF)の並列接続とした(図5参照)。また、試料1～3における金属ワイヤはコイルL1とL2と等価であり、インダクタンス値をワイヤ長1mmにつき1nHとした。また、実装構造10と同様に、レーザダイオードを、抵抗(5Ω)とコンデンサ(5pF)の並列接続とした(図8の(C)参照)。これら実装構造10、試料1～3に対して、周波数を変化させた信号を入力したときの、各回路に流れる電流の値を、相対電流値(dB)で示した。図中曲線Iは実装構造10、曲線IIは試料1、曲線IIIは試料2、曲線IVは試料3の結果を示す。

【0022】通常、周波数特性の評価は-3dB帯域(相対電流値が-3dBを示すときの周波数帯域)をみて判断する。-3dB帯域を見ると、試料1(ワイヤ長0.5mm:0.5nH)では、曲線IIより約6GHz、試料2(ワイヤ長1mm:1nH)では、曲線IIIより約4.5GHz、試料3(ワイヤ長2mm:2nH)では曲線IVより約3GHzであることがわかる。このように、ワイヤ長が長くなるほど-3dB帯域は狭くなっており、ワイヤ長がそのまま寄生インダクタンスとして回路に影響を及ぼすことが理解できる。一方、電気的接続手段をフレキシブル基板とした実装構造10の場合、相対電流値が-3dBを示すときの周波数帯域は、曲線Iより、約7GHzであり、試料1～3の帯域よりも広がっている。これは、インピーダンス整合された理想伝送線路が形成されているため、寄生インダクタンス成分は生じず、理論的には試料1～3においてワイヤ長が0(ワイヤを用いない)の場合と等しくなるからである。このため、周波数帯域はフレキシブル基板の長さに依存せず、第1基板20および22のどちらも、ほぼグラフ中の曲線Iと同様の結果を示した。よって、本発明の実装構造によれば、高周波信号を入力したときにも、インピーダンス不整合による波形劣化を生じにくく、良好な高周波特性が得られることがわかる。

【0023】また、周波数帯域がフレキシブル基板の長さに依存しないので、伝送基板、レーザダイオード、終端抵抗器の固定位置(実装位置)に制限がなくなり、実装が容易に行えるという利点もある。

【0024】この発明は例示の形態にのみ限定されるものではないことは明らかである。例えば、伝送線路はメタライズで形成してあるものに限らない。また、半導体素子はレーザダイオードに限らず、光変調器等の他の光半導体素子にも適用できる。図7の(A)および(B)は、例えば光変調器を用いた他の実装形態の例(変形例)を示す平面図および正面図である。外部回路との接続用の伝送線路13(信号ライン13a、接地導体層13b)を形成してある伝送基板12を、光変調器の左右に2枚設け、1枚のフレキシブル基板20が光変調器と2枚の伝送基板13とにまたがるように設けて、これらの電気的接続を同時に行うようにしてある。ここでは、

基台11上には終端抵抗器やヒートシンクは設けられていない。その他の部分については実装構造10と同様であるため、詳細な説明を省略する。

【0025】また、フレキシブル基板を接合するためにここではバンパを用いたが、例えばメッキにより接合部分を形成して好適な熱処理あるいは圧着等により接合してもよい。また、各伝送線路はコプレーナラインに限らないし、伝送基板、半導体素子等は整列して設けなくてもよい。

【0026】

【発明の効果】上述した説明からも明らかなように、この発明の光半導体素子の実装構造によれば、基台上の、第1伝送線路が形成してある伝送基板と光半導体素子とを電気的に接続する接続手段を、インピーダンス整合された第2伝送線路が形成してあるフレキシブル基板としてある。このため、電気的に接続する部分に、実質的に寄生インダクタンスや寄生キャパシタンス等の寄生成分が生じない。したがって、高周波信号入力時にも波形劣化のおそれがなく、良好な高周波特性を有する光半導体素子の実装構造が達成できる。

【図面の簡単な説明】

【図1】(A)および(B)は、この発明の光半導体素子の実装構造の実施の形態の一例を概略的に示す平面図および正面図である。

【図2】(A)、(B)はフレキシブル基板および第2フレキシブル基板の説明図である。

【図3】終端抵抗器上の、電気的接続用のハターンを示す斜視図である。

【図4】フレキシブル基板のインピーダンス設定の説明図である。

【図5】実施の形態における等価回路である。

【図6】実施の形態の実装構造におけるシミュレーション結果を示すグラフである。

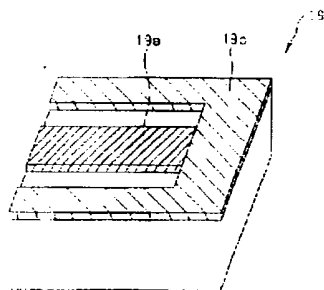
【図7】(A)および(B)は変形例の実装形態を示す平面図および正面図である。

【図8】(A)～(C)は、従来の実装構造の平面図、正面図、等価回路図である。

【符号の説明】

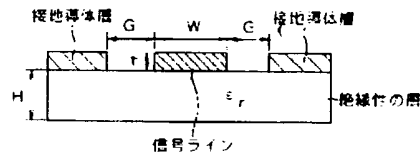
- |                          |             |
|--------------------------|-------------|
| 11：基台                    | 12：伝送基板     |
| 13：第1伝送線路                | 13a：第1信号ライン |
| 13b：接地導体層                |             |
| 15：レーザダイオード（光半導体素子）      |             |
| 17：ヒートシンク                | 19：終端抵抗器    |
| 19a：抵抗体層                 | 19b：接地導体層   |
| 20：フレキシブル基板（第1のフレキシブル基板） |             |
| 20a：絶縁性の層                | 21：第2伝送線路   |
| 21a：第2信号ライン              | 21b：接地導体層   |
| 22：第2のフレキシブル基板           |             |
| 22a：絶縁性の層                | 23：第3伝送線路   |
| 23a：第3信号ライン              | 23b：接地導体層   |
| 30：バンパ                   |             |

【図3】



終端抵抗器

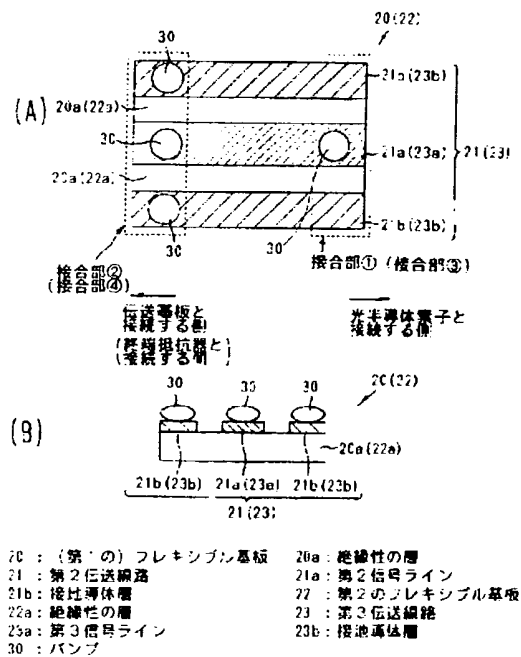
【図4】



- $\epsilon_r$  : 絶縁性の層の誘電率  
 G : 信号ラインと接地導体層の間隔（ギャップ）  
 W : 信号ラインの幅  
 t : 信号ラインの厚み  
 H : 絶縁性の層の厚み

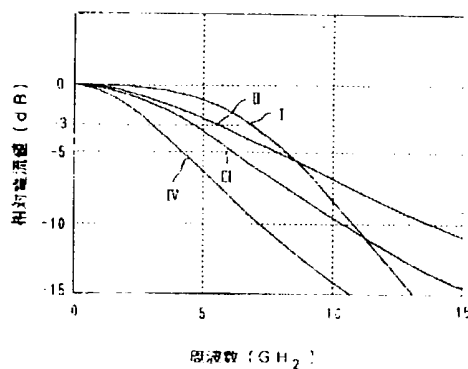
フレキシブル基板のインピーダンス設定

【圖 2】



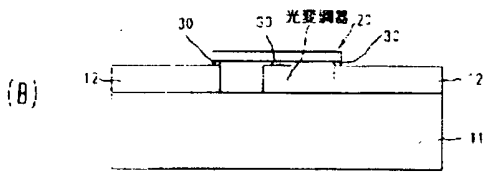
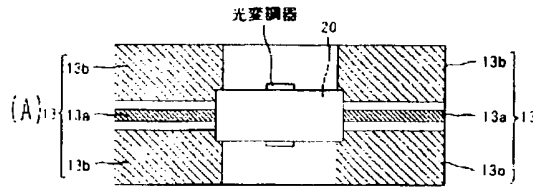
フノキシブリン基板

【圖 5】



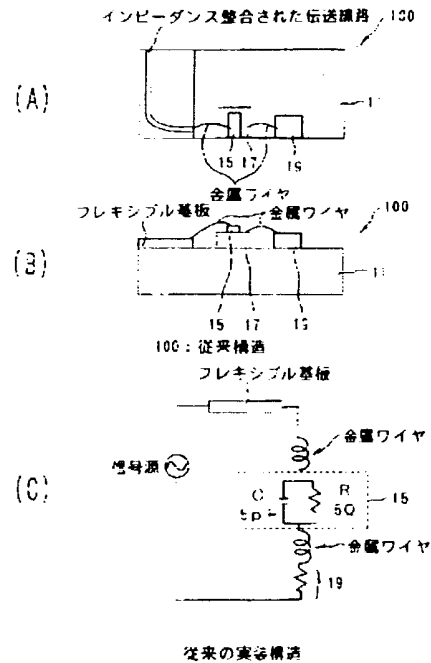
周波数応答特性のシミュレーション結果

【図7】



変形例

【図8】



© EPODOC / EPO

PN - JP9172221 A 19970630  
PD - 1997-06-30  
PR - JP19950329102 19951218  
OPD - 1995-12-18  
TI - MOUNTING STRUCTURE OF OPTICAL SEMICONDUCTOR DEVIC  
IN - MINEO NAOYUKI;FURUKAWA RYOZO  
PA - OKI ELECTRIC IND CO LTD  
IC - H01S3/18 ; G02B6/42

© WPI / DERWENT

TI - Mounting structure of optical semiconductor device e.g. laser diode  
- has flexible substrate bearing two transmission line with  
impedance matching with that of first transmission line to connect  
transmission substrate and optical semiconductor device

PR - JP19950329102 19951218  
PN - JP9172221 A 19970630 DW199736 H01S3/18 007pp  
PA - (OKID ) OKI ELECTRIC IND CO LTD  
IC - G02B6/42 ;H01S3/18  
AB - J09172221 The structure includes a transmission substrate (12)  
bearing a first transmission line (13) formed on a base (11). A  
flexible substrate (20) acts as a connection unit to connect the  
transmission substrate with an optical semiconductor (15).  
- A second transmission line bearing a matching impedance with a  
first transmission line, is formed on the flexible substrate.  
- ADVANTAGE - Maintains signal waveform even at high frequency  
signal input. Improves HF response characteristics. Performs  
operation freely.  
- (Dwg.1/8)

OPD - 1995-12-18  
AN - 1997-391362 [36]

© PAJ / JPO

PN - JP9172221 A 19970630  
PD - 1997-06-30  
AP - JP19950329102 19951218  
IN - MINEO NAOYUKI;FURUKAWA RYOZO  
PA - OKI ELECTRIC IND CO LTD  
TI - MOUNTING STRUCTURE OF OPTICAL SEMICONDUCTOR DEVIC  
AB - PROBLEM TO BE SOLVED: To enable stable operation when a

high frequency signal is inputted, by connecting a transmission board and an optical semiconductor device, through a flexible board provided with a transmission line whose impedance is set as a specified value wherein impedances of the transmission board and the optical semiconductor device are matched with each other.

- SOLUTION: A first board 20 constituting a second transmission line 21 is connected with a transmission board forming a first transmission line on a base, through a second signal line 21a, as a means for electrically connecting an optical semiconductor device, which is formed on an insulating layer 20a composed of polyimide or the like by metallizing or the like, and ground conducting layers 21b which are arranged on both sides of the second signal line 21a at specified intervals. Thereby parasitic components such as parasitic inductance and parasitic capacitance are not practically generated in electrically connected parts. Hence, deterioration of waveform is not caused when a high frequency signal is inputted, and mounting structure of an optical semiconductor element having excellent high frequency characteristics is realized.

I - H01S3/18 ; G02B6/42